

FOCUS DETECTOR

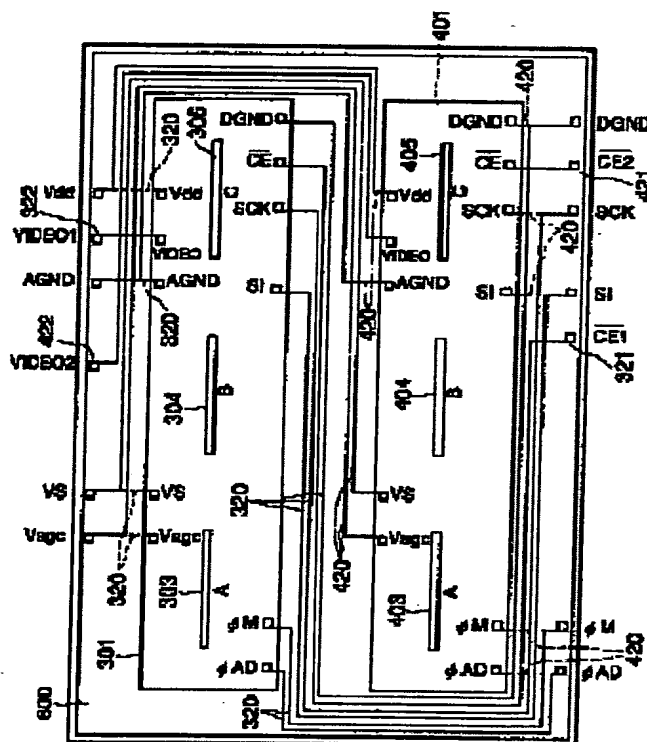
Patent number: JP2000035531
Publication date: 2000-02-02
Inventor: SATO OSAMU; NAKADA MASAHIRO
Applicant: ASAHI OPTICAL CO LTD
Classification:
- **International:** G02B7/28; G03B13/36
- **European:**
Application number: JP19990127397 19990507
Priority number(s): JP19990127397 19990507; JP19980133085 19980515

Report a data error here

Abstract of JP2000035531

PROBLEM TO BE SOLVED: To increase a range-finding point by using an existing CCD unit without newly designing the CCD unit.

SOLUTION: First and second CCD units 301 and 401 are arranged in parallel on a single base plate 600. On the base plate 600, first wiring 320 connected to the unit 301 and second wiring 420 connected to the unit 401 are respectively provided along the peripheral parts of the units 301 and 401. The wirings 320 and 420 are connected to a common terminal. Thus, the plural existing CCDs are used and range-finding points can be increased by only the correction of the wiring.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-35531

(P2000-35531A)

(43) 公開日 平成12年2月2日(2000.2.2)

(51) IntCl.⁷

識別記号

F I

マークト* (参考)

G 0 2 B 7/28

C 0 2 B 7/11

N

G 0 3 B 13/36

C 0 3 B 3/00

A

審査請求 未請求 請求項の数 9 O L (全 11 頁)

(21) 出願番号 特願平11-127397

(22) 出願日 平成11年5月7日(1999.5.7)

(31) 優先権主張番号 特願平10-133085

(32) 優先日 平成10年5月15日(1998.5.15)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000000527

旭光学工業株式会社

東京都板橋区前野町2丁目36番9号

(72) 発明者 佐藤 修

東京都板橋区前野町2丁目36番9号 旭光学工業株式会社内

(72) 発明者 中田 昌広

東京都板橋区前野町2丁目36番9号 旭光学工業株式会社内

(74) 代理人 100090169

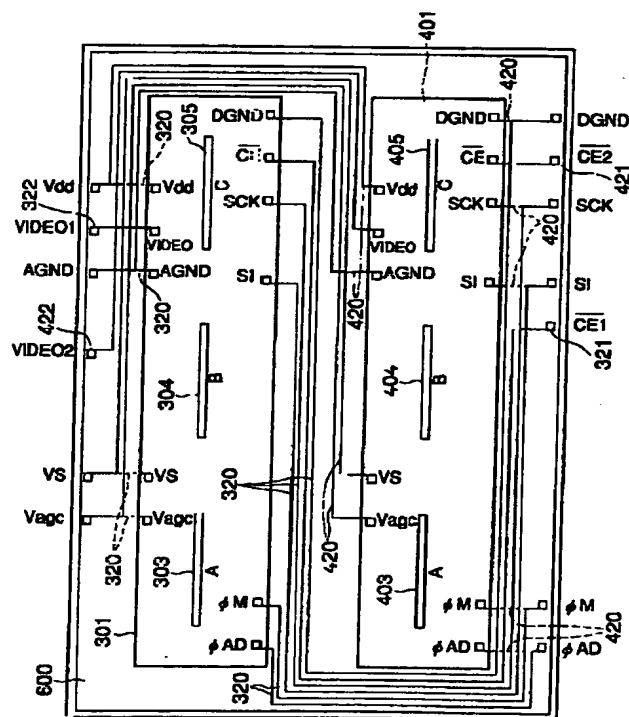
弁理士 松浦 孝

(54) 【発明の名称】 焦点検出装置

(57) 【要約】

【課題】 新たに設計し直すことなく、既存のCCDユニットを用いて測距ポイントを増加させる。

【解決手段】 第1および第2のCCDユニット301、401を単一の基板600上に並列して配置する。基板600に、第1のCCDユニット301に接続された第1の配線320と、第2のCCDユニット401に接続された第2の配線420とを、それぞれ第1および第2のCCDユニット301、401の周縁部に沿って設ける。第1および第2の配線320、420を共通の端子に接続する。



【特許請求の範囲】

【請求項1】 第1の制御信号によって制御されることにより、受光量に応じた電荷信号が生じて読み出される第1のCCDユニットと、

前記第1のCCDユニットに対して前記第1の制御信号を伝送するための第1の配線と、

第2の制御信号によって制御されることにより、受光量に応じた電荷信号が生じて読み出される第2のCCDユニットと、

前記第2のCCDユニットに対して前記第2の制御信号を伝送するための第2の配線と、

前記第1および第2のCCDユニットと、前記第1および第2の配線とが設けられる単一のICチップとを備え、

前記第1および第2の配線が前記ICチップにおいて相互に結線され、共通の端子に接続されることを特徴とする焦点検出装置。

【請求項2】 前記CCDユニットがそれぞれ複数の受光部を有することを特徴とする請求項1に記載の焦点検出装置。

【請求項3】 前記第1および第2のCCDユニットが前記ICチップ上において並列して配置され、前記第1および第2の配線が前記第1および第2のCCDユニットの周縁部に沿って設けられることを特徴とする請求項1に記載の焦点検出装置。

【請求項4】 相互に結線される前記第1および第2の配線が、共通の制御信号を伝送することを特徴とする請求項1に記載の焦点検出装置。

【請求項5】 前記第1および第2の配線が、それぞれ前記第1および第2のCCDユニットに電源電圧を印加するために設けられることを特徴とする請求項1に記載の焦点検出装置。

【請求項6】 前記第1および第2の配線が、それぞれ前記第1および第2のCCDユニットをグランドに接続するために設けられることを特徴とする請求項1に記載の焦点検出装置。

【請求項7】 前記ICチップに、前記電荷信号を焦点検出装置の外部に出力するための信号出力端子と、前記第1および第2のCCDユニットに対する制御を許可する制御許可信号を焦点検出装置に入力するための制御許可信号入力端子とが設けられ、前記第1および第2の配線が、前記信号出力端子および制御許可信号入力端子以外の端子に接続されることを特徴とする請求項1に記載の焦点検出装置。

【請求項8】 前記信号出力端子と制御許可信号入力端子は、それぞれ前記第1および第2のCCDユニットに接続されることを特徴とする請求項7に記載の焦点検出装置。

【請求項9】 前記第1のCCDユニットは、前記第1の制御信号に従って動作するCCD制御回路とタイミ

グ発生・ドライバ回路を備え、前記第2のCCDユニットは、前記第2の制御信号に従って動作するCCD制御回路とタイミング発生・ドライバ回路を備えることを特徴とする請求項7に記載の焦点検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、カメラの焦点検出装置として用いられるCCDセンサ等の改良に関する。

【0002】

【従来の技術】従来焦点検出装置として、いわゆる多点測距を行なうものが知られている。これは、CCDチップ内において同一直線上に配置された多数のフォトダイオードを、例えば3つの受光ラインに分割して構成される。各受光ラインは、被写体像の例えば中央とその左右の部位における距離を測定するために用いられ、ファインダ内には、中央と左右の3つの測距ポイントを示すマークが表示される。

【0003】

【発明が解決しようとする課題】ところが、ファインダ内の測距ポイントはCCD上のフォトダイオードの配置構成によって決定され、例えば測距ポイントを増やすためには、CCDチップおよび光学系を新規に設計する必要があり、そのために時間とコストがかかるという問題があった。

【0004】本発明は、新たにCCDを開発する場合、既存のCCDを複数個使用し、配線のみを修正して測距ポイントを増加させることができる焦点検出装置を得ることを目的としている。

【0005】

【課題を解決するための手段】本発明の焦点検出装置は、第1の制御信号によって制御されることにより、受光量に応じた電荷信号が生じて読み出される第1のCCDユニットと、第1のCCDユニットに対して第1の制御信号を伝送するための第1の配線と、第2の制御信号によって制御されることにより、受光量に応じた電荷信号が生じて読み出される第2のCCDユニットと、第2のCCDユニットに対して第2の制御信号を伝送するための第2の配線と、第1および第2のCCDユニットと、第1および第2の配線とが設けられる単一のICチップとを備え、第1および第2の配線がICチップにおいて相互に結線され、共通の端子に接続されることを特徴としている。

【0006】第1および第2のCCDユニットは例えば、それぞれ複数の受光部を有する。また、第1および第2のCCDユニットは、ICチップ上において並列して配置され、第1および第2の配線が第1および第2のCCDユニットの周縁部に沿って設けられることが好ましい。相互に結線される第1および第2の配線は、共通の制御信号を伝送することが好ましい。第1および第2の配線は、それぞれ第1および第2のCCDユニットに

電源電圧を印加するために設けられてもよい。また第1および第2の配線は、それぞれ第1および第2のCCDユニットをグランドに接続するために設けられてもよい。

【0007】また焦点検出装置において、ICチップに、電荷信号を焦点検出装置の外部に出力するための信号出力端子と、第1および第2のCCDユニットに対する制御を許可する制御許可信号を焦点検出装置に入力するための制御許可信号入力端子とが設けられている場合、第1および第2の配線が、信号出力端子および制御許可信号入力端子以外の端子に接続されることが好ましい。すなわち、信号出力端子と制御許可信号入力端子は、それぞれ第1および第2のCCDユニットに接続される。好ましくは、第1のCCDユニットは、第1の制御信号に従って動作するCCD制御回路とタイミング発生・ドライバ回路を備え、第2のCCDユニットは、第2の制御信号に従って動作するCCD制御回路とタイミング発生・ドライバ回路を備える。

【0008】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。図1は本発明の一実施形態である焦点検出装置を備えたカメラの電気的な構成を示している。

【0009】このカメラは一眼レフカメラであって、カメラ本体100と交換レンズ200から構成される。カメラ本体100内において、クイックリターンミラー101の上方にはファインダ光学系の一部を構成するペンタプリズム102が配置されており、交換レンズ200内に設けられた撮影光学系201を通過した光線は、クイックリターンミラー101とペンタプリズム102を介してファインダ光学系の接眼レンズに導かれる他、測光IC103に入射する。また、撮影光学系201を通過した光線は、クイックリターンミラー101の下面に取付けられたサブミラー104において反射され、クイックリターンミラー101の下方に設けられた、焦点検出装置である第1および第2のCCDブロック300、400に導かれる。

【0010】カメラ本体100内に設けられた各回路は、マイコンを備えたカメラ制御回路(CPU)110によって制御される。カメラ制御回路110は周辺回路120に接続されている。周辺回路120には測光IC103の他、モータ駆動回路121、露光機構122、絞リ機構123が接続されている。モータ駆動回路121は、クイックリターンミラー101の傾斜角を変化させるミラーモータ124を駆動するため、またフィルムを巻き上げる巻上モータ125を駆動するために設けられる。露光機構122は図示しないシャッターを駆動し、絞リ機構123は図示しない絞りの開度を調整するものである。

【0011】カメラ制御回路110には別のモータ駆動

回路130が接続されている。モータ駆動回路130はAFモータ131を駆動するものであり、AFモータ131にはギアブロック132が連結されている。ギアブロック132は図示しないジョイント機構を介して、交換レンズ200内に設けられたギアブロック202に結合されている。ギアブロック202によって、撮影光学系201に含まれるレンズ群のうち一部のレンズ群が光軸方向に移動可能であり、これにより、被写体像の合焦状態が調節される。また交換レンズ200内には、自動焦点(AF)調節等の制御のために、交換レンズ固有の情報等をカメラ本体100との間において通信するレンズ制御回路(レンズCPU)203が設けられる。一方AFモータ131の出力軸にはエンコーダ133が接続され、エンコーダ133から出力されるパルス信号は、カメラ制御回路110に設けられたカウンタ111によって計数され、これによりレンズの移動量が求められる。

【0012】周辺回路120にはD/A変換器126が設けられ、D/A変換器126を介して、第1および第2のCCDブロック300、400におけるビデオ信号の出力振幅を決定するためのAGCレベル信号(V_{agc})がCCDブロック300、400に入力される。第1および第2のCCDブロック300、400に対する制御を許可する制御許可信号であるチップイネーブル信号(/CE1、/CE2(符号"/は反転を示し、図面ではバーとして表示される))は、カメラ制御回路110からCCDブロック300、400に供給される。第1および第2のCCDブロック300、400から出力されるビデオ信号(VIDEO1、VIDEO2)は、カメラ制御回路110のA/D変換器112、113に入力され、撮影光学系201を駆動して焦点調節を行なうために用いられる。また第1および第2のCCDブロック300、400から出力されたタイミング信号(ϕ AD)は、カメラ制御回路110に入力され、第1および第2のCCDブロック300、400における積分終了タイミングおよびカメラ制御回路110におけるA/D変換のタイミングを制御するために用いられる。シリアル入力信号(SI)はカメラ制御回路110から第1および第2のCCDブロック300、400に対して入力され、これにより種々の制御信号が伝送される。

【0013】またカメラ制御回路110には、AFの手動自動切換えスイッチ141、レリーズスイッチ142、測光スイッチ143、メインスイッチ144が接続されている。手動自動切換えスイッチ141は、焦点調節を手動と自動のいずれで行なうかを定めるために設けられている。レリーズスイッチ142は図示しないシャッターボタンを全押しすることによってオン状態になり、これにより撮影動作が実行される。測光スイッチ143はシャッターボタンを半押しすることによってオン状態になり、これにより全回路が動作する。また測光ス

イッチ143を操作することにより、測光および測距動作が行なわれる。メインスイッチ144は、このカメラの動作を許可するためのスイッチである。

【0014】カメラ制御回路110には、表示装置145と不揮発性メモリ (EEPROM) 146が接続されている。表示装置145は、撮影モード、シャッタースピード等を表示するために設けられている。EEPROM 146には、第1および第2のCCDブロック300、400から出力されるビデオ信号に乘じられる補正定数等のデータが格納されている。

【0015】図2は第1のCCDブロック300の構成を示している。第1のCCD (撮像素子) ユニット301は従来公知のCCDセンサであり、第1の制御信号によって制御されることにより、受光量に応じたビデオ信号が生じて読み出される。この構成は第2のCCDブロック400についても同じであり、すなわち、第2のCCD (撮像素子) ユニットは第2の制御信号によって制御されることにより、受光量に応じたビデオ信号が生じて読み出される。なお、第1および第2の制御信号については後述する。

【0016】第1のCCDユニット301は、1つのCCD転送部302と、CCD転送部302に隣接して設けられ、相互に離間した3つのセンサ303、304、305とを有する。各センサ303、304、305は図の左右方向に延びており、それぞれ一对の受光部303aと303b、304aと304b、305aと305bに分割されている。

【0017】各センサ303、304、305は、相互に独立して一列に配置された多数の受光素子 (フォトダイオード) アレイと、各受光素子が発生した電荷を蓄積するストレージ部と、電荷の積分の終了後に、ストレージ部が蓄積した電荷を一時的に保持するメモリ部とを備えている。各センサ303、304、305のメモリ部に保持された電荷は、一斉にCCD転送部302に転送される。CCD転送部302では、二相の転送クロック信号 ($\phi 1$ 、 $\phi 2$) に従って、各センサ303、304、305によって検出された画素信号 (すなわち電荷) が転送され、読出し部306から画素単位で出力される。読出し部306から出力された画素信号は増幅器307において増幅され、クランプ回路308により、基準レベル (VS) からの電圧差であるビデオ信号 (VIDEO1) として出力される。

【0018】各センサ303、304、305に隣接してモニタセンサM1、M2、M3と、モニタセンサM4、M5、M6と、モニタセンサM7、M8、M9が設けられ、センサ304の受光部304aに隣接して、遮光されたモニタダークセンサMDが設けられている。モニタセンサM1~M9は、被写体の明るさに応じて積分時間 (積分終了) を制御するために被写体の明るさを検出するセンサである。モニタダークセンサMDは、モニ

タセンサM1~M9の暗電流成分を除去するための信号を得るセンサであり、遮光されている。

【0019】センサ303、304、305の電荷蓄積 (積分動作)、センサ303、304、305からCCD転送部302への電荷 (積分値) の転送、CCD転送部302における電荷の転送、クランプ回路308によるクランプ処理等は、CCD制御回路310、タイミング発生・ドライバ回路311から出力されるクロック信号に従って制御される。モニタセンサM1~M3からの出力信号はモニタ制御回路312の制御に用いられる。同様に、モニタセンサM4~M6からの出力信号はモニタ制御回路313の制御に、またモニタセンサM7~M9からの出力信号はモニタ制御回路314の制御に用いられる。ダークセンサMDはAGC制御回路315の制御に用いられる。センサ303、304、305の積分動作は、モニタ制御回路312、313、314とAGC制御回路315によって制御される。

【0020】CCD制御回路310から出力される積分スタート信号 (ϕINT) は、センサ303、304、305における積分動作の開始を制御するために用いられ、CCD制御回路310から出力される積分制御信号 (FENDint) は、積分終了後に電荷をCCD転送部302に転送するために用いられる。またCCD制御回路310から出力されるゲイン信号 (GAIN1、GAIN2) は、2ビットの信号であり、増幅器307における増幅率を決定するために用いられる。すなわちゲイン信号によって4通りの増幅率が設定可能である。

【0021】CCD制御回路310には、カメラ制御回路110 (図1参照) から出力されたチップイネーブル信号 ($\neg CE1$)、シリアルクロック信号 (SCK)、シリアル入力信号 (SI) が入力される。

【0022】周辺回路120から出力される外部基準クロック信号 ϕM はタイミング発生・ドライバ回路311に入力され、タイミング発生・ドライバ回路311から出力されるタイミング信号 (ϕAD) はカメラ制御回路110に入力される。なお、符号 (VDD) は電源電圧、符号 (AGND) はアナロググランド、符号 (DGND) はデジタルグランドである。その他の符号については、本実施形態とは直接的な関係がないので、その説明を省略する。

【0023】図3は、カメラ制御回路110 (図1) とCCDブロック300のCCD制御回路310との間において実行されるシリアル通信のタイミングチャートを示している。

【0024】チップイネーブル信号 ($\neg CE1$) がハイ (H) からロー (L) に変化することにより (符号T1)、カメラ制御回路110とCCDブロック300の間において通信可能な状態となる。次いでシリアルクロック信号 (SCK) が "H" と "L" の間で規則的に変化し、"H" から "L" への変化 (符号T2) に同期し

て、CCDブロック300のシリアル入力端子に、「1」または「0」の8ビットシリアルデータ(D0, D1, . . . D7)がこの順に入力される。

【0025】シリアルデータ(D0, D1, . . . D7)において、データ(D0)は最下位ビット(LSB)に対応し、データ(D7)は最上位ビット(MSB)に対応する。図4はシリアル通信の制御コードの一例を示している。この図に示されるように、上位2ビットのデータ(D7, D6)はCCD制御回路310内に設けられたメモリのアドレスを示し、下位6ビットのデータ(D5, D4, . . . D0)はそのアドレスに格納されるデータである。データ(D5)は積分スタート信号(ϕ INT)、データ(D4)は積分制御信号(FENDint)、データ(D1, D0)はゲイン信号(GAIN2, GAIN1)をそれぞれ示している。なおデータ(D3, D2)は本実施形態ではダミーであり、使用されない。

【0026】図5は、タイミング発生・ドライバ回路311の出力端子において、タイミング信号(ϕ AD)を出力する回路構成を示している。CCD制御回路310から転送されてきたチップイネーブル信号(\neg CE1)はインバータ331によって反転され、さらにインバータ332によって再度反転される。インバータ332の出力端子はノア(NOR)回路333の第1の入力端子に接続される。ノア回路333の第2の入力端子には積分終了信号の反転出力が入力され、また第3の入力端子には、アンド(AND)回路335から出力されるクロック同期信号が入力される。アンド回路335には積分制御信号(FENDint)とクロック同期信号が入力され、積分制御信号(FENDint)が“H”であるとき、アンド回路335からクロック同期信号が出力される。積分終了信号の反転出力は、モニタセンサM1~M9からの出力信号に基づいて積分終了が検出されたとき、“H”から“L”に切換わる。ノア回路323の出力端子はスイッチ素子334のゲートに接続され、スイッチ素子334のドレインには、タイミング信号(ϕ AD)が発生する。なおスイッチ素子334の出力形式はオープンドレイン形式である。

【0027】すなわちチップイネーブル信号(\neg CE1)が“L”のとき、インバータ331の出力は“H”、インバータ332の出力は“L”となり、ノア回路333の一方の入力が“L”のため、積分終了信号の反転出力が“L”で、かつ積分制御信号(FENDint)が“H”であるとき、クロック同期信号の反転した信号がノア回路333から出力される。スイッチ素子334は一種のインバータであるから、結果的にノア回路333に入力されるクロック同期信号がそのまま出力端子からタイミング信号(ϕ AD)として出力される。これに対し、チップイネーブル信号(\neg CE1)が“H”のとき、ノア回路333の出力は“L”となり、スイ

ッチ素子334はオフ状態となり、出力端子からは何も出力されない。

【0028】図6および図7は、撮影光学系201(図1)を通過し、サブミラー104(図1)において反射された光束を第1および第2のCCDユニット301、401に導くための光学系の構成を示している。

【0029】サブミラー104において反射された光束B1~B6は、コンデンサレンズ501~506によって集光され、プリズム507~511を介してミラー512~516に導かれる。これらの光束B1~B6は、補助レンズ521~526によってさらに集光され、マスク527の開口528~533を通過してセパレータレンズ534~539に導かれる。

【0030】光束B1はセパレータレンズ534によって水平方向に2分割され、センサ303の一对の受光部303a、303bに導かれる。すなわち、このセンサ303は1つの測距ポイントに対応しており、この測距ポイントにおける合焦状態が受光部303a、303bによって検出される。他の各光束B2~B6も同様に、セパレータレンズ535~539により、それぞれ水平方向に2分割されて各センサ304、305、403、404、405に導かれ、これにより、対応した測距ポイントにおける合焦状態が検出される。

【0031】センサ303~305は第1のCCDユニット301に形成され、センサ403~405は第2のCCDユニット401に形成される。

【0032】図8は、CCDユニット301、401と、その周辺の配線を示すICチップの平面図である。図9は、第1および第2のCCDユニット301、401の端子に接続された配線を示すブロック図である。

【0033】第1および第2のCCDユニット301、401は単一のICチップ600上において並列に配置されている。ICチップ600には、第1のCCDユニット301に接続された第1の配線320と、第2のCCDユニット401に接続された第2の配線420とが、これらのCCDユニット301、401の周縁部に沿って設けられている。

【0034】第1の配線320は、第1のCCDユニット301とカメラ制御回路110および周辺回路120の間において、タイミング信号(ϕ AD)とシリアル入力信号(SI)とシリアルクロック信号(SCK)と基準レベル(VS)と、ビデオ信号の出力レベルを決定するためのAGCレベル信号(Vagc)と、周辺回路120から出力される外部基準クロック信号(ϕ M)を伝送するために設けられている。また第1の配線320は、第1のCCDユニット301に対して電源電圧(VDD)を印加するため、また第1のCCDユニット301をアナロググランド(AGND)とデジタルグランド(DGND)に接続するために設けられている。第2の配線420も第1の配線320と同様な機能を有してお

り、その説明は省略する。

【0035】第1および第2の配線320、420は、ICチップ600上において相互に結線され、ICの信号を外部に取り出すためにボンディング・パッドに接続される。すなわちボンディング・パッドは、タイミング信号(ϕAD)を第1および第2のCCDユニット301、401からカメラ制御回路110に伝送し、シリアル入力信号(SI)とシリアルクロック信号(SCK)と基準レベル(VS)とをカメラ制御回路110(図1参照)から第1および第2のCCDユニット301、401に伝送し、外部基準クロック信号(ϕM)とAGCレベル信号(V_{agc})とを周辺回路120から第1および第2のCCDユニット301、401に印加し、またアナロググランド(AGND)とデジタルグランド(DGND)を第1および第2のCCDユニット301、401に接続するために設けられている。

【0036】外部基準クロック信号(ϕM)とシリアル入力信号(SI)とシリアルクロック信号(SCK)と基準レベル(VS)とAGCレベル信号(V_{agc})は、CCDユニット301、401が受光量に応じたビデオ信号を積分して外部に出力する動作を制御するための制御信号であり、この明細書では、CCDユニット301を制御するための信号を第1の制御信号といい、CCDユニット401を制御するための信号を第2の制御信号という。これに対してタイミング信号(ϕAD)は、CCDユニット301、401における積分終了を示し、またカメラ制御回路110におけるA/D変換のタイミングを制御するための第3の制御信号である。

【0037】第1のCCDユニット301はチップイネーブル信号($/CE1$)によって制御可能となり、第2のCCDユニット401はチップイネーブル信号($/CE2$)によって制御可能となる。これらのチップイネーブル信号($/CE1$ 、 $/CE2$)は、それぞれ第1および第2の制御許可信号入力端子321、421からCCDユニット301、401に、相互に独立に入力される。また第1および第2のCCDユニット301、401から出力されるビデオ信号(VIDEO1、VIDEO2)も相互に独立であり、これらはそれぞれ第1および第2の信号出力端子322、422から焦点検出装置の外部に出力される。

【0038】すなわち制御許可信号入力端子321、421と信号出力端子322、422は、第1、第2および第3の制御信号以外の信号の入出力のために設けられている。換言すれば、これらの制御信号を伝送するための第1および第2の配線は、制御許可信号入力端子321、421および信号出力端子322、422以外の共通の端子に接続されている。

【0039】図10は、第1および第2のCCDユニット301、401による積分動作(電荷蓄積動作)の制御を示すタイミングチャートである。図11および図1

2は、カメラ制御回路110によって実行され、この積分動作を行なうプログラムのフローチャートである。これらの図を参照して本実施形態の作用を説明する。

【0040】ステップS11では、チップイネーブル信号($/CE1$ 、 $/CE2$)が共に“L”に定められ(符号T11)、これにより第1および第2のCCDユニット301、401に対する通信が許可される。ステップS12では、積分スタート信号($\phi INT1$ 、 $\phi INT2$)が共に“H”に定められる。積分スタート信号は、図3および図4を参照して説明したように、カメラ制御回路110によりシリアル通信によって入力される。積分スタート信号によって、第1および第2のCCDユニット301、401において電荷信号の積分、すなわち電荷の蓄積が開始する(符号T12)。またこれにより、図示しない第1および第2のモニタ(受光素子)も電荷の蓄積を開始し、これらのモニタの出力レベルが低下し始める(符号W1、W2)。なお第1のモニタの出力W1は第1のCCDユニット301におけるビデオ信号に対応し、第2のモニタの出力W2は第2のCCDユニット401におけるビデオ信号に対応している。

【0041】ステップS13では、第1のCCDユニット301において積分中であるか否か、すなわち第1のCCDユニット301に対する積分スタート信号($\phi INT1$)が“H”であるか否かが判定される。積分スタート信号($\phi INT1$)は、第1のCCDユニット301からのビデオ信号の読み出しが完了するまでは“H”状態を維持する。したがって初めてステップS13が実行されるとき、通常積分スタート信号($\phi INT1$)はまだ“H”であるので、ステップS14へ進み、チップイネーブル信号($/CE2$ 、 $/CE1$)はそれぞれ“H”と“L”に定められる(符号T14)。この結果、第2のCCDユニット401に対する通信が禁止される一方、第1のCCDユニット301に対する通信が許可される。

【0042】ステップS15では、第1のCCDユニット301における積分が終了したか否か、すなわちタイミング信号(ϕAD)が“L”であるか否かが判定される。タイミング信号(ϕAD)と積分終了信号の反転出力はモニタの出力W1がAGCレベルを越えたとき(符号W3)、“H”から“L”に切換わる(符号W4)。なお、ここでモニタの出力W1をチェックし、モニタの出力W2をチェックしない理由は、 $/CE1$ = “L”、 $/CE2$ = “H”による。すなわち図5で説明したように、 $/CE2$ = “H”のときは第2のCCDユニット401のタイミング信号(ϕAD)端子はハイインピーダンスとなり、信号を出力しないためである。初めてステップS15が実行されるとき、通常、第1のCCDユニット301における積分は終了していないので、次にステップS16が実行される。

【0043】ステップS16では、第2のCCDユニッ

ト401において積分中であるか否か、すなわち積分スタート信号($\phi INT2$)が"H"であるか否かが判定される。初めてステップS16が実行されるとき、通常、積分スタート信号($\phi INT2$)はまだ"H"であるので、ステップS17へ進み、チップイネーブル信号($\neg CE1$, $\neg CE2$)はそれぞれ"H"と"L"に定められる(符号T15)。この結果、第1のCCDユニット301に対する通信が禁止され、第2のCCDユニット401に対する通信が許可される。

【0044】ステップS18では、第2のCCDユニット401における積分が終了したか否か、すなわちタイミング信号(ϕAD)が"L"であるか否かが判定される。なお、ここでは $\neg CE2 = "L"$ 、 $\neg CE1 = "H"$ のため、モニタ出力W2がAGCレベルを超えたときにタイミング信号(ϕAD)は"H"から"L"に切替わる。初めてステップS18が実行されるとき、通常第2のCCDユニット401における積分は終了していないので、次にステップS13が実行される。

【0045】このようにしてステップS13~S18が繰り返して実行され、チップイネーブル信号($\neg CE1$, $\neg CE2$) (制御許可信号)は"H"と"L"の間で何度も切替えられる。この間にモニタ出力W1またはW2がAGCレベルを越えると(符号W3)、タイミング信号(ϕAD)が"H"から"L"に切替わる(符号W4)。図示例では第1のCCDユニット301に関するモニタ出力W1により ϕAD が"H"から"L"に切替わったので、ステップS15からステップS21へ進み、ステップS21~S27において、第1のCCDユニット301における積分が終了するとともにビデオ信号がカメラ制御回路110へ出力される。

【0046】ステップS21では、第1のCCDユニット301に関する積分制御信号(FENDint1)が"H"に切替えられる(符号T21)。この積分制御信号は、積分スタート信号と同様に、シリアル通信によってカメラ制御回路110から第1のCCDユニット301に入力される(図3および図4参照)。積分制御信号によって、第1のCCDユニット301における積分動作が終了するとともに、ビデオ信号のカメラ制御回路110に対する出力が開始される。

【0047】まずステップS22において、第1のCCDユニット301の各センサ303、304、305によって得られるビデオ信号(画素)の数、すなわちカメラ制御回路110による取り込み数がセットされる。ステップS23では、1画素のビデオ信号(VIDEOデータ)がカメラ制御回路110においてA/D変換される(符号T23)。ステップS24では、取り込み数から1が減算される。ステップS25では、取り込み数が0に達したか否か、つまり全てのビデオ信号が第1のCCDユニット301から出力されたか否かが判定される。まだ全てのビデオ信号の出力が完了していないと

き、ステップS23が再び実行される。

【0048】ステップS23~S25から成るループが実行されることによって全てのビデオ信号の出力が完了すると、ステップS25からステップS26へ移り、第1のCCDユニット301に関する積分スタート信号($\phi INT1$)と積分制御信号(FENDint1)が共に"H"から"L"に切替えられる(符号T26)。次いでステップS27では、第1のCCDユニット301に関するチップイネーブル信号($\neg CE1$)が"L"から"H"に切替えられる(符号T27)。これにより、第1のCCDユニット301に対する通信が禁止される。

【0049】次いでステップS16が実行される。第2のCCDユニット401に関する積分スタート信号($\phi INT2$)はまだ"H"であるので、ステップS17、S18の順に実行される。ステップS17では、第2のCCDユニット401に関するチップイネーブル信号($\neg CE2$)が"L"に切替えられる(符号T17')。図示例では、第1のCCDユニット301からビデオ信号が出力されている間にモニタ出力W2がAGCレベルを越えているので(符号W5)、この時点で第2のCCDユニット401に対する積分動作が終了し、またタイミング信号(ϕAD)はステップS17において、チップイネーブル信号($\neg CE2$)が"L"に切替えられると同時に"L"に切替えられる(符号T17")。したがってステップS18からステップS31へ進む。これに対し、もしステップS18において、タイミング信号(ϕAD)がまだ"H"であると判定されれば、ステップS18からステップS13へ戻る。

【0050】ステップS31では、第2のCCDユニット401に関する積分制御信号(FENDint2)が"H"に切替えられる(符号T31)。ステップS32~S35の作用はステップS22~S25と同様であり、その説明は省略する。

【0051】ステップS36では、第2のCCDユニット401に関する積分スタート信号($\phi INT2$)と積分制御信号(FENDint2)が共に"H"から"L"に切替えられる(符号T36)。ステップS37では、第2のCCDユニット401に関するチップイネーブル信号($\neg CE2$)が"L"から"H"に切替えられる(符号T37)。これにより、第2のCCDユニット401に対する通信が禁止される。

【0052】次いでステップS13では、第1のCCDユニット301に対する積分スタート信号($\phi INT1$)が"L"であると判定されるので、ステップS16へ進む。ステップS16では、第2のCCDユニット401に対する積分スタート信号($\phi INT2$)が"L"であると判定される。しかし、第2のCCDユニット401が先に積分を終了した場合は、 $\phi INT2$ は"L"であるが $\phi INT1$ が"H"であるので、ステップS4

0において全積分が終了(ϕ INT1、 ϕ INT2共に" L")したか否かがチェックされ、終了していないときはステップS13に戻る。これに対し、全積分が終了していれば、ステップS41が実行され、第1および第2のCCDユニット301、401によって得られたビデオ信号に基いてデフォーカス演算が行なわれる。これにより、このプログラムは終了する。

【0053】このように本実施形態では、第1および第2のCCDユニット301、401の積分動作を同時に開始し、ステップS13～S15、S16～S18においてCCDユニット301、401の受光量を判別して、CCDユニット301、401の一方における積分が終了したとき、そのCCDユニットからビデオ信号が出力される。すなわち、両方のCCDユニット301、401における積分動作が完了する前に一方のCCDユニットからのビデオ信号の出力が開始されるため、全てのビデオ信号の出力の完了を極力早めることができ、測距ポイントの増加にもかかわらず焦点検出の動作をできるだけ迅速に行なうことができる。

【0054】また、一方のCCDユニットからビデオ信号が出力されている間に他のCCDユニットにおける積分が終了しても、前者のCCDユニットのビデオ信号の出力が終了するまでは後者のCCDユニットのビデオ信号の出力は禁止されている。したがって、2つのCCDユニットからのビデオ信号が混在して出力される構成と比較し、ビデオ信号の処理が簡単である。

【0055】さらに本実施形態では、第1および第2のCCDユニット301、401と第1および第2の配線320、420とが単一のICチップ600に設けられている。したがって、このような焦点検出装置の製造工程では、既存の2個のCCDユニット301、401をICチップ600上に並べて配置するとともに、その周辺に配線320、420を施せばよく、測距ポイントを増加させる場合において、その設計および製造が簡単である。

【0056】

【発明の効果】以上のように本発明によれば、既存のCCDを複数個使用し、配線のための修正により測距ポイントを増加させることができる。この場合、既存のCCDチップを複数個基板上で配線してもよいし、新たに複数

個のCCDをのせたICを設計しても、開発時間は非常に短縮される。

【図面の簡単な説明】

【図1】本発明の一実施形態である焦点検出装置を備えたカメラの電氣的な構成を示すブロック図である。

【図2】第1のCCDブロックの構成を示す図である。

【図3】カメラ制御回路とCCDブロックのCCD制御回路との間において実行されるシリアル通信のタイミングチャートを示す図である。

【図4】シリアル通信の制御コードの一例を示す図である。

【図5】タイミング発生・ドライバ回路の出力端子において、タイミング信号(ϕ AD)を出力する回路構成を示す図である。

【図6】撮影光学系を通過し、サブミラーにおいて反射された光束を第1および第2のCCDブロックに導くための光学系の構成を示す図である。

【図7】図6に示す光学系を構成する部材を示す図である。

【図8】第1および第2のCCDユニットと、その周辺の配線を示す平面図である。

【図9】第1および第2のCCDユニットの端子に接続された配線を示すブロック図である。

【図10】第1および第2のCCDユニットによる積分動作(電荷蓄積動作)の制御を示すタイミングチャートである。

【図11】第1および第2のCCDユニットにより積分動作を行なうプログラムの前半部分のフローチャートである。

【図12】第1および第2のCCDユニットにより積分動作を行なうプログラムの後半部分のフローチャートである。

【符号の説明】

301 第1のCCDユニット

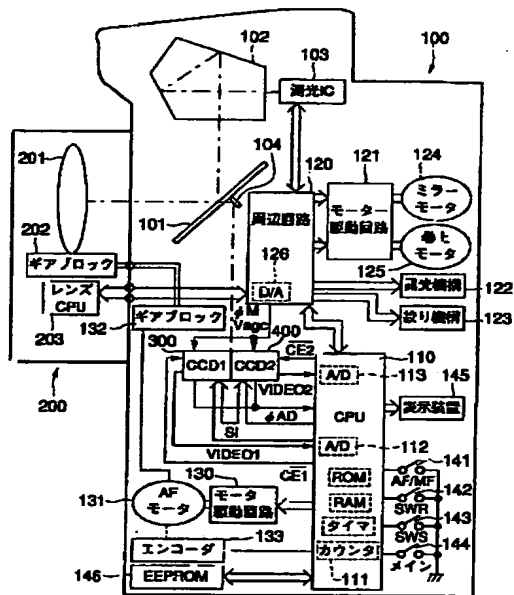
320 第1の配線

401 第2のCCDユニット

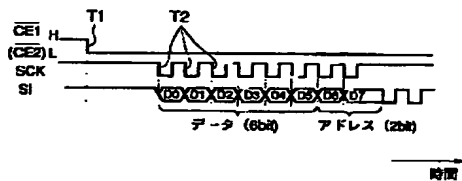
420 第2の配線

600 基板

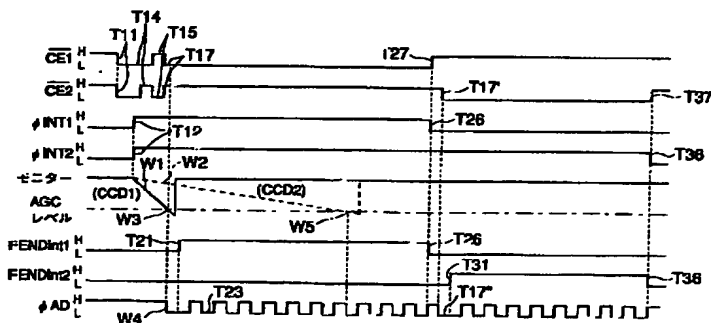
【図1】



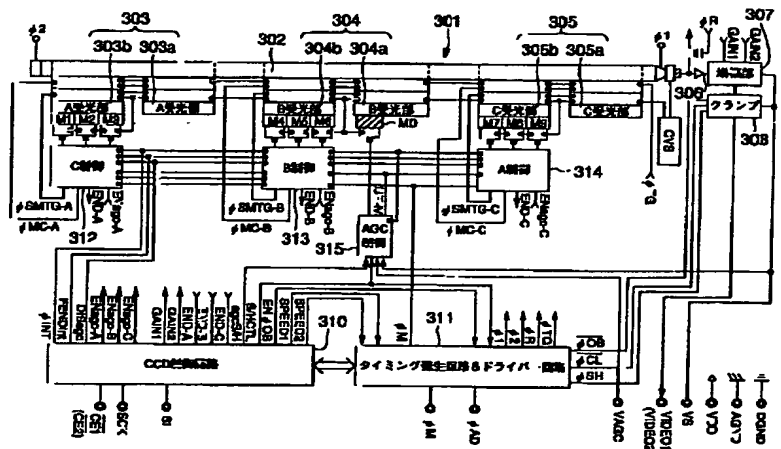
【図3】



【図10】



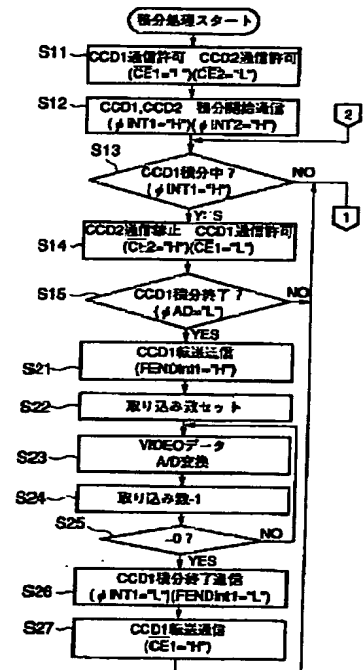
【図2】



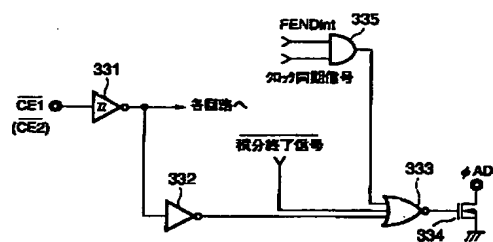
【図4】

MSB アドレス		データ						LSB
7	6	5	4	3	2	1	0	
0	1	INT	ENDINT	X	X	GAIN2	GAIN1	

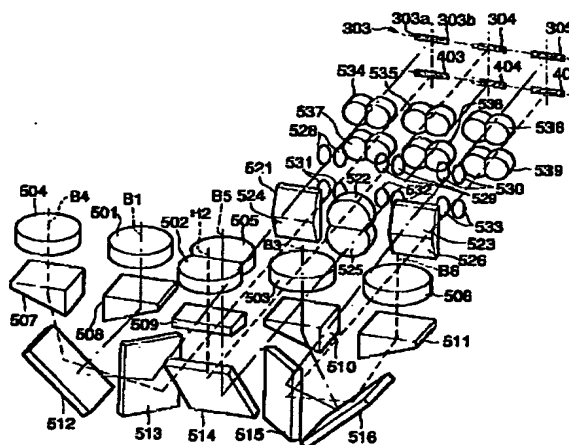
【図11】



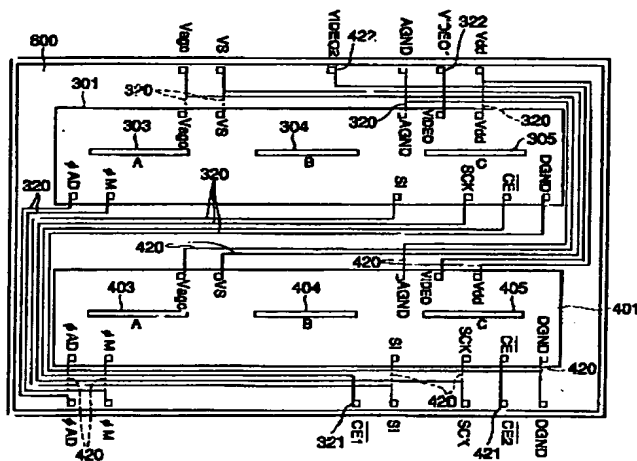
【図5】



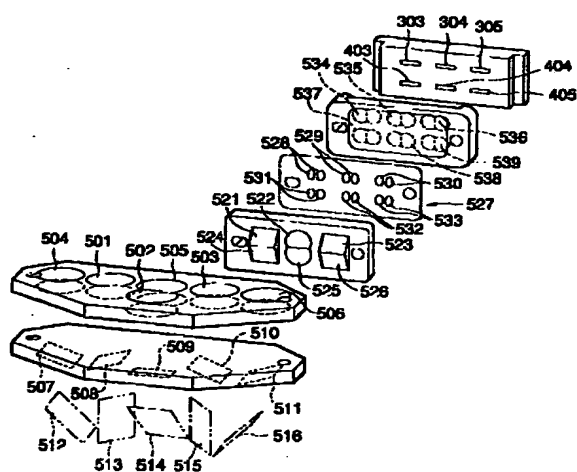
【図6】



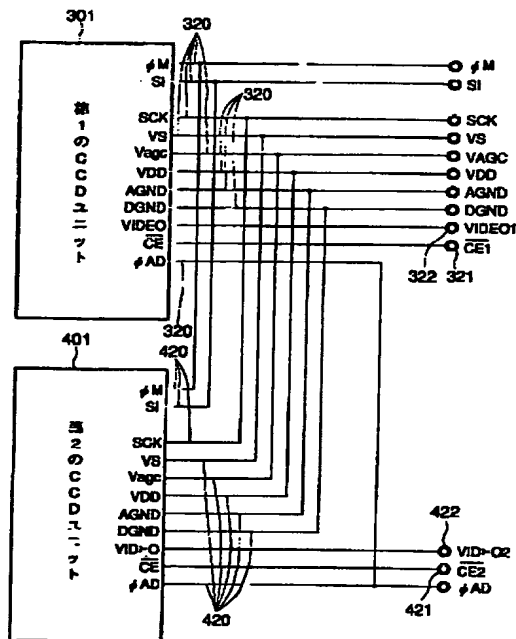
【図8】



【图7】



【図9】



【図12】

